

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-212137

(43)Date of publication of application : 15.08.1997

(51)Int.Cl.

G09G 3/36
G02F 1/133
H04N 5/66

(21)Application number : 08-017868

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 02.02.1996

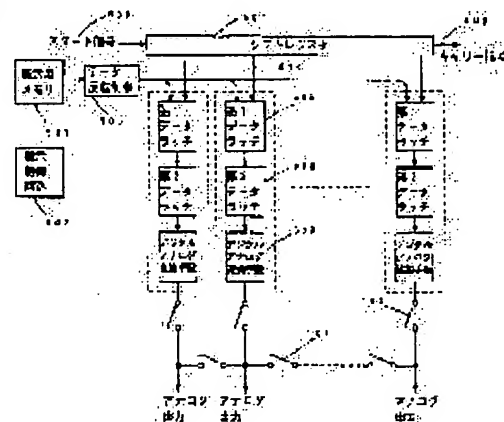
(72)Inventor : TANAKA MASAMI
DATE YOSHITO
KOIZUMI TAKASHI

(54) LIQUID CRYSTAL DRIVING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a liquid crystal driving device capable of reducing power consumption.

SOLUTION: This driving device for liquid crystal panel which conducts dot inversion with a constant counter voltage is provided with cut-off switches 102 each between a digital/analog conversion means 507 and an output terminal and shortcircuit switches 101 between output terminals to cut the conversion means 507 off from the output terminal with the switch 102 in the blanking period and shortcircuit between the terminals with the switches 101. By this, no power is consumed in the period during which the output terminals are shortcircuited and brought to the same potential in the case of inverting the drive signal impressed onto the same output terminal, and power consumption occurs in the period during which the output terminals are shortcircuited and brought to the same potential and then the signals are inverted. Because the potential of the output terminals brought to the same potential by shortcircuiting between output terminals are made close to the potential of the drive signal at the time of inversion, power consumption is reduced at the time of drive signal inversion.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Publication of Unexamined Patent Application
No. 9-212137/1997 (Tokukaihei 9-212137)

A. Relevance of the Above-Identified Document

This document has relevance to claims 1, 7, 8,
and 10 of the present application.

B. Translation of the Relevant Passages of the
Document

[0013]

[EMBODIMENT OF THE PRESENT INVENTION]

The following descriptions will explain one embodiment of the present invention with reference to Figures 1 to 2. Figure 1 shows the structure of a liquid crystal drive device in accordance with the present embodiment of the invention. In Figure 1, a reference numeral 101 indicates a short-circuit switch (short-circuit means) for short-circuiting output terminals. A reference numeral 102 indicates a separation switch (separation means) for setting an output terminal in floating state by separating it from digital/analog conversion means 507. For those having the same structures as those of the conventional structure, explanations thereof shall be omitted here.

PAGE 2

[0014]

This liquid crystal drive device is a drive device for a liquid crystal panel, which permits a dot-inverse driving with a fixed counter voltage. This drive device includes the short-circuit switch 101 and the separation switch 102 in addition to the structure of Figure 5. The switching between the open state and the closed state of the short-circuit switch 101 and the separation switch 102 are controlled based on an output short-circuit control signal in such a manner that when the short-circuit switch 101 is closed, the separation switch 102 is open, and when the short-circuit switch 101 is open, the separation switch 102 is closed. As illustrated in Figure 4(c), for output signals from the digital/analog conversion means 507, signals inverted at every adjacent output terminals are output.

[0015]

Figure 2 is a timing chart for use in explaining operations of the liquid crystal drive device. In Figure 2, (a) and (b) indicate output signals from adjacent output terminals of the conventional liquid crystal drive device; (c) in Figure 2 indicates output short-circuit control signals for use in controlling the switching between the open state and the closed state of the switches 101 and 102 in accordance with

PAGE 3

the present invention; and (d) and (e) are output signals from adjacent output terminals of the liquid crystal drive device of the present embodiment.

[0016]

In Figure 2, a period t_1 to t_3 is a blanking period, and an output short-circuit signal is in the High level "H" up to t_1 , and in this state, the separation switch 102 is closed (ON), and the short-circuit switch 101 is open (OFF) as in the conventional circuit structure. Therefore, output signals (d) and (e) to be output from the digital/analog conversion means 507 via the separation switch 102 and the output terminal are equivalent to the conventional output signals (a) and (b).

[0017]

Then, at t_1 , the output short-circuit control signal is switched to Low level "L", and the separation switch 102 is set OFF and the short-circuit switch 101 is set ON. When the separation switch 102 is switched OFF, the output terminal and the digital/analog conversion means 507 are electrically separated, and then by switching ON the short-circuit switch 101, output terminals are electrically connected. Then, charges are moved between the output terminals, and at t_2 , the respective potentials of the output signals (d) and (e) become equivalent. Here,

PAGE 4

in the period t_1 to t_2 , charges are moved between the output terminals, and power is therefore not consumed.

[0018]

Next, at timing t_3 , the output short-circuit control signal is set to High level "H", and the separation switch 102 is set ON, and the short-circuit switch 101 is set OFF as in the state of the circuit up to t_1 . Then, the digital/analog conversion means 507 discharges negative charges, and the power is consumed, and at t_4 , the respective potentials of the output signals (d) and (e) become equivalent.

[0019]

For the dot inverse, in the conventional structure of Figure 5 from which output signals (a) and (b) are output, the digital/analog conversion means 507 consumes power in the period t_3 to t_5 . In contrast, in the present embodiment, inversion is performed in the period t_1 to t_4 ; however, in the blanking period t_1 to t_2 , the separation switch 102 is switched OFF, and the separation switch 101 is set ON. Further, the digital/analog conversion means 507 and the output terminal are separated, and are short-circuited, and power is therefore not consumed in this period. The power is consumed in the period before the inversion, i.e., t_3 to t_4 after the output terminals are short-circuited to be the same

PAGE 5

potential. However, since the respective potentials of output terminals which become of the same potentials by the short-circuit between the terminals are reduced to be as low as the potentials of the output signals when reversing, the power consumption of the digital/analog conversion means 507 in the period t_3 to t_4 is small, and it is therefore possible to reduce the power consumption.

[0020]

Here, for respective digital/analog conversion means 507, predetermined voltages are output from output terminals independently, and therefore, by switching ON the short-circuit switch 101 in the ON-state of the separation switch 102, the output from the digital/analog conversion means 507 is short-circuited, which may result in over-current, or unstable output. For this reason, the present embodiment is arranged so as to switch OFF the separation switch 102 when switching ON the short-circuit switch 101.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-212137

(43)公開日 平成9年(1997)8月15日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 2 0		G 0 2 F 1/133	5 2 0
H 0 4 N 5/66	1 0 2		H 0 4 N 5/66	1 0 2 B

審査請求 未請求 請求項の数2 O L (全 5 頁)

(21)出願番号 特願平8-17868

(22)出願日 平成8年(1996)2月2日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 田中 雅巳

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 伊達 義人

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 小泉 隆

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

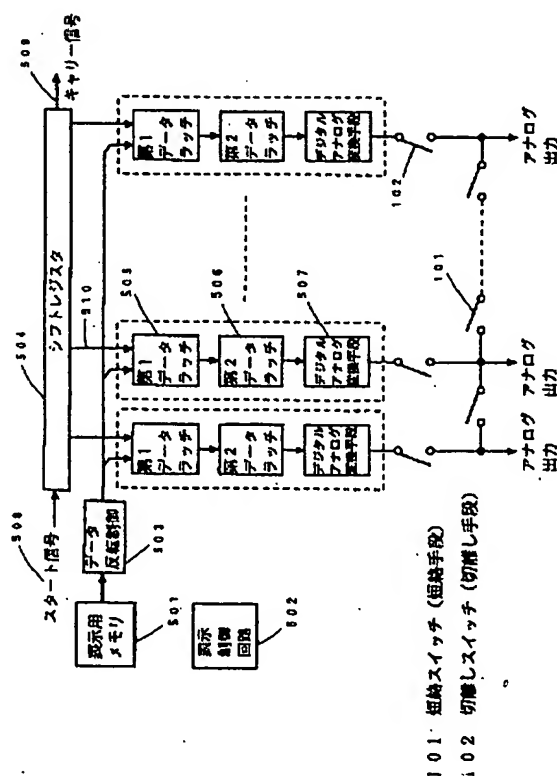
(74)代理人 弁理士 宮井 暎夫

(54)【発明の名称】 液晶駆動装置

(57)【要約】

【課題】 消費電力を低減できる液晶駆動装置を実現する。

【解決手段】 対向電圧一定で、ドット反転を行う液晶パネルの駆動装置であり、デジタル・アナログ変換手段507と出力端子との間に切離しスイッチ102を設けるとともに、出力端子間に短絡スイッチ101を設け、ブランキング期間において、切離しスイッチ102でデジタル・アナログ変換手段507と出力端子とを切り離し、短絡スイッチ101で出力端子間を短絡することにより、同一出力端子に印加される駆動信号を反転する際に、出力端子間が短絡して同電位となるまでの期間の電力の消費はなく、電力消費は、出力端子間が短絡して同電位となった後、反転までの期間において発生し、出力端子間短絡により同電位となった出力端子の電位は反転時の駆動信号の電位に近くなっているため、駆動信号反転時の消費電力を低減できる。



【特許請求の範囲】

【請求項1】 液晶パネルに駆動信号を出力する複数の出力端子を有し、隣接する前記出力端子毎に極性の反転した駆動信号を出力し、かつ1走査期間毎に同一出力端子から出力される駆動信号の極性を反転するようにした液晶駆動装置であって、
ブランキング期間に前記出力端子間を短絡する短絡手段を設けたことを特徴とする液晶駆動装置。

【請求項2】 ブランキング期間に出力端子を浮遊状態にする切離し手段を設けた請求項1記載の液晶駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、液晶パネルを駆動する液晶駆動装置に関するものである。

【0002】

【従来の技術】 近年、多色表示、小型、軽量の携帯型パーソナルコンピュータが開発されてきている。特に携帯できることにより、作業場所を選ばずに使用することができるため、その利用はますます拡大しつつある。このようななかで、液晶パネルの駆動に用いる液晶駆動装置はますます低消費電力のものが望まれてきている。

【0003】 従来、この種の液晶駆動装置は図5に示す構成をとるものが一般的であった。この従来の液晶駆動装置について、図3～図5を参照しながら説明する。はじめに液晶の基本駆動を説明する。図3は液晶の基本駆動方法を示す図である。液晶は電気化学的特性により、一定方向の電界を長時間印加し続けていると劣化する。したがって、液晶に印加される電界の方向が一定周期毎に逆方向になるように、図3の(a)と(b)のように電界の方向を変えなければならない。

【0004】 液晶パネルにおける電界の印加方法には上記の一定周期毎の反転駆動の他、パネルのドット単位での反転駆動が考えられる。図4は各種反転駆動方式の例を示すもので、●と○は互いに逆方向に電界が印加されたドットを示し、(a)は反転駆動を全ドットを1フレーム単位で同時に変化させるもの、(b)は表示垂直方向に1ライン毎に反転する方法であり、フレームが代わればフレーム単位でも変化する。さらに(c)は(b)に加え、水平方向のドット単位でも反転制御するものである。各方式において、表示システムの構築性、画質の優劣が異なるが、(c)の駆動方式が最も高画質を得られる。

【0005】 図5は、図4(c)の駆動方式を行なう従来の液晶駆動装置の構成図であり、501は表示用メモリ、502は表示制御回路、503は表示用メモリ501からの読みだし信号をビット反転するデータ反転制御回路、504はシフトレジスタ、505、506は第1、第2データラッチ、507は第2データラッチ506のデジタルラッチデータをアナログに変換するデジ

タル・アナログ変換手段、508はシフトレジスタ504に入力するスタート信号、509はシフトレジスタ504から出力されるキャリア信号、510はシフトレジスタ504から順次出力されるシフト信号である。

【0006】 上記従来の液晶駆動装置について動作を説明する。表示用メモリ501には表示するデータが蓄積されており、表示制御回路502によりデータが読み出される。読み出されたデータはデータ反転制御回路503に入力され、液晶駆動方式に応じて反転、非反転制御が行なわれる。次に、液晶駆動を構成する部分を説明する。シフトレジスタ504にスタート信号508が入力されるとシフトレジスタ504からシフト信号510が順次出力される。このシフト信号510は第1データラッチ505へ入力され、ラッチのゲートを制御する。順次ゲートを開くことでデータ反転制御回路503からのデータ信号を順次ラッチしていく。

【0007】 1ライン分のデータを全ての第1データラッチ505に入力した後、全ての第1データラッチ505のデータを同時に第2データラッチ506に転送する。これは、表示用メモリ501からのデータが順次転送されてくるため、次のラインのデータを第1データラッチ505に入力していくために、データを第2データラッチ506に移動させるものである。

【0008】 第2データラッチ506の出力はデジタル・アナログ変換手段507によってアナログ信号に変換され、液晶パネルに加えられる。さて、液晶駆動方式のうち、図4(c)に相当するドット反転制御を行なう場合、白ドットの位相を図2(a)に示し、黒ドットの位相を図2(b)に示す。ドット反転表示方式によると、隣接する出力端子毎に反転した信号が出力されることになる。

【0009】

【発明が解決しようとする課題】 しかしながら、上記従来の構成では、各デジタル・アナログ変換手段507毎に反転制御を行なうことになり、デジタル・アナログ変換手段507における消費電力が大きくなってしまう。この発明は上記課題を解決するもので、消費電力を低減できる液晶駆動装置を提供することを目的とする。

【0010】

【課題を解決するための手段】 請求項1記載の液晶駆動装置は、液晶パネルに駆動信号を出力する複数の出力端子を有し、隣接する出力端子毎に極性の反転した駆動信号を出力し、かつ1走査期間毎に同一出力端子から出力される駆動信号の極性を反転するようにした液晶駆動装置であって、ブランキング期間に出力端子間を短絡する短絡手段を設けたことを特徴とする。

【0011】 この構成によれば、ブランキング期間に短絡手段により出力端子間を短絡することにより、同一出力端子に印加される駆動信号を反転する際に、出力端子間が短絡して同電位となるまでの期間の電力の消費はな

く、電力消費は、出力端子間が短絡して同電位となった後、反転までの期間においてのみ発生し、出力端子間短絡により同電位となった出力端子の電位は反転時の駆動信号の電位に近くなっているため、駆動信号反転時の消費電力を低減することができる。

【0012】請求項2記載の液晶駆動装置は、請求項1記載の液晶駆動装置において、ブランキング期間に出力端子を浮遊状態にする切離し手段を設けている。この構成により、本体の出力が短絡して、過電流が発生したり、出力が不安定になることを防止することができる。

【0013】

【発明の実施の形態】以下、この発明の実施の形態について、図1および図2を参照しながら説明する。図1はこの発明の実施の形態の液晶駆動装置の構成図である。図1において、101は出力端子間を相互に短絡する短絡スイッチ（短絡手段）、102は出力端子をデジタル・アナログ変換手段507から切り離して出力端子を浮遊状態にする切離しスイッチ（切離し手段）であり、その他は従来例と同じ構成のため同じ符号を付して説明を省略する。

【0014】この液晶駆動装置は、対向電圧一定で、ドット反転を行う液晶パネルの駆動装置であり、図5の構成に、短絡スイッチ101と切離しスイッチ102を付加した構成である。この短絡スイッチ101と切離しスイッチ102とは互いに開閉状態が逆のタイミングで行われ、出力短絡制御信号により開閉状態が制御される。出力短絡制御信号は、ブランキング期間において、切離しスイッチ102を開状態にするとともに、短絡スイッチ101を閉状態にし、その他の期間では、開閉状態を逆にする。なお、デジタル・アナログ変換手段507から出力される出力信号は、図4(c)のように、隣接した出力端子毎に反転した信号が出力される。

【0015】図2はこの液晶駆動装置の動作を説明するためのタイミング図である。図2の(a)および(b)は従来の液晶駆動装置の隣接する出力端子からの出力信号を示す。(c)はこの実施の形態におけるスイッチ101、102の開閉を制御する出力短絡制御信号を示す。(d)および(e)はこの実施の形態の液晶駆動装置の隣接する出力端子からの出力信号を示す。

【0016】図2において、 $t_1 \sim t_3$ の間がブランキング期間であり、時刻 t_1 までは、出力短絡信号がハイレベル“H”で、切離しスイッチ102は閉状態（オン）、短絡スイッチ101は開状態（オフ）であり、従来と同じ回路構成となり、デジタル・アナログ変換手段507から切離しスイッチ102および出力端子を介して出力される出力信号(d)、(e)は、従来の出力信号(a)、(b)と同じである。

【0017】そして、時刻 t_1 のタイミングで、出力短絡制御信号がローレベル“L”に切り換わり、切離しスイッチ102はオフし、短絡スイッチ101はオンす

る。切離しスイッチ102がオフすることにより、デジタル・アナログ変換手段507と出力端子とが電氣的に切り離され、短絡スイッチ101がオンすることにより、出力端子間が電氣的に接続されて端子間で電荷が移動し、時刻 t_2 で出力信号(d)と(e)は同電位となる。ここで、 $t_1 \sim t_2$ 間は出力端子間で電荷が移動するため、電力は消費されない。

【0018】つぎに、時刻 t_3 のタイミングで、出力短絡制御信号がハイレベル“H”に切り換わり、切離しスイッチ102はオンし、短絡スイッチ101はオフすることにより、時刻 t_1 までの回路状態と同じになり、デジタル・アナログ変換手段507が負荷の電荷を充放電し、電力が消費され、時刻 t_4 で出力信号(d)と(e)は所望の電位となる。

【0019】ドット単位の反転を行うときに、従来の出力信号(a)、(b)となる図5の構成では、 $t_3 \sim t_5$ の期間において、デジタル・アナログ変換手段507で電力消費が発生する。これに対して、この実施の形態によれば、 $t_1 \sim t_4$ の期間において反転を行うが、 $t_1 \sim t_3$ のブランキング期間では、切離しスイッチ102がオフで短絡スイッチ101がオンとなり、デジタル・アナログ変換手段507と出力端子とが切り離され、出力端子間が短絡されているため、この期間の電力の消費はない。電力消費は、出力端子間が短絡して同電位となった後、反転までの $t_3 \sim t_4$ の期間において発生するが、端子間短絡により同電位となった出力端子の電位は反転時の出力信号の電位に近くなっているため、 $t_3 \sim t_4$ の期間におけるデジタル・アナログ変換手段507の消費電力は小さくなり、消費電力を低減することができる。

【0020】なお、各デジタル・アナログ変換手段507は、それぞれ独立した任意の電圧が各出力端子から出力されているため、切離しスイッチ102をオンした状態で、短絡スイッチ101をオンすると、デジタル・アナログ変換手段507の出力が短絡してしまい、過電流が発生したり、出力が不安定になることがあるため、短絡スイッチ101をオンするときには切離しスイッチ102をオフするようにしている。

【0021】

【発明の効果】この発明の液晶駆動装置は、ブランキング期間において、短絡手段により出力端子間を短絡することにより、同一出力端子に印加される駆動信号を反転する際に、出力端子間が短絡して同電位となるまでの期間の電力の消費はなく、電力消費は、出力端子間が短絡して同電位となった後、反転までの期間においてのみ発生し、出力端子間短絡により同電位となった出力端子の電位は反転時の駆動信号の電位に近くなっているため、駆動信号反転時の消費電力を低減することができる。

【0022】さらに、ブランキング期間に、切離し手段により出力端子を浮遊状態にすることにより、本体の出力

が短絡して、過電流が発生したり、出力が不安定になることを防止することができる。

【図面の簡単な説明】

【図1】この発明の実施の形態の液晶駆動装置の構成図。

【図2】この発明の実施の形態の液晶駆動装置の動作を説明するためのタイミング図。

【図3】液晶の基本駆動方法を示す図。

【図4】各種反転駆動方式を示す図。

【図5】従来の液晶駆動装置の構成図。

【符号の説明】

101 短絡スイッチ（短絡手段）

102 切離しスイッチ（切離し手段）

501 表示用メモリ

502 表示制御回路

503 データ反転制御回路

504 シフトレジスタ

505 第1データラッチ

506 第2データラッチ

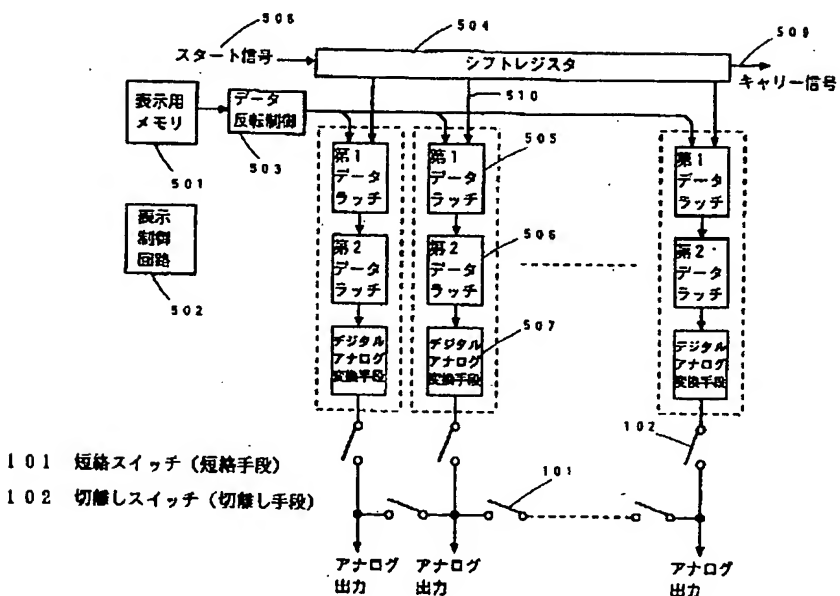
507 デジタル・アナログ変換手段

508 スタート信号

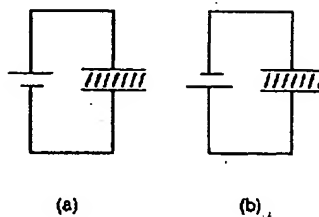
509 キャリー信号

510 シフト信号

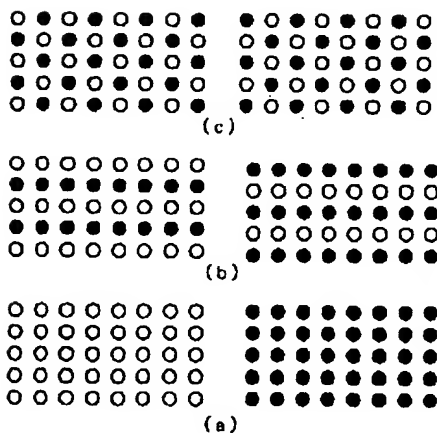
【図1】



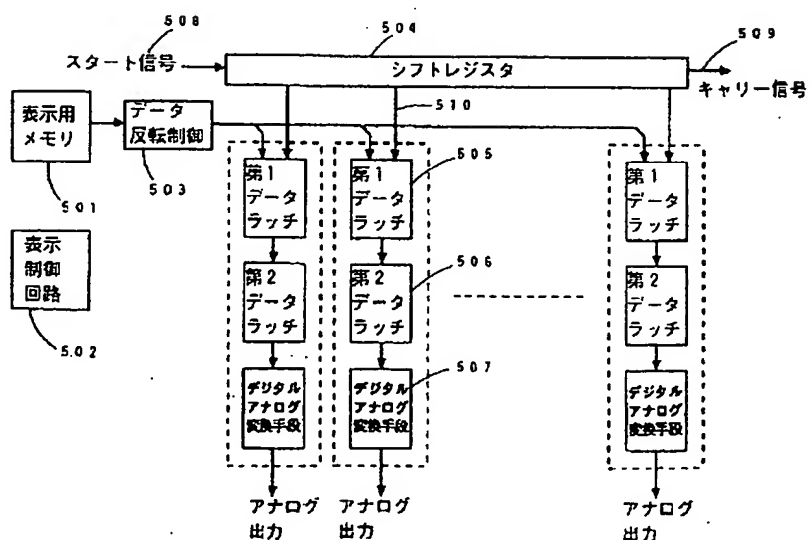
【図3】



【図4】



【図5】



(5)

【图2】

